

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-084493

(43)Date of publication of application : 22.03.2002

(51)Int.Cl.

H04N 5/91
H04N 5/335
H04N 7/30
H04N 9/07
H04N 9/79

(21)Application number : 2000-272828

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

(22)Date of filing : 08.09.2000

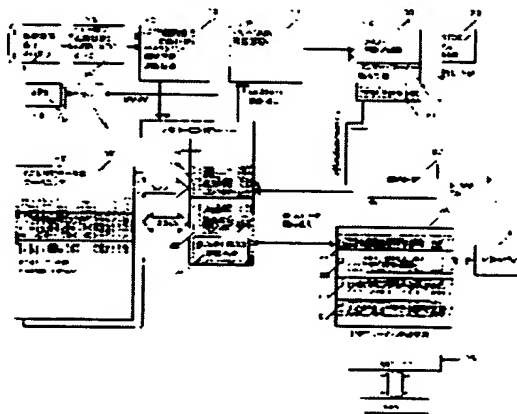
(72)Inventor : IGUMA KAZUYUKI
FUJII TOSHIYA
KOBUCHI HIROTO
OGAWA MASAHIRO

(54) SOLID-STATE IMAGE PICKUP DEVICE AND IMAGE PICKUP METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a solid-state image pickup element having channel outputs, that can apply parallel JPEG processing to each output channel so as to attain high-speed processing and generate JPEG files generated by each channel output as one file in a storage medium.

SOLUTION: A restart marker is regularly given to a right end of an image for each of channels at JPEG compression and the resulting images are expanded in each memory. In the case of writing files, an address of a memory reading the images is switched while detecting the restart marker inserted to each JPEG file expanded in the memory and re-sorting the restart markers so as to form one JPEG image.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

BEST AVAILABLE COPY

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(11)特許出願公開番号
特開2002-84493
(P2002-84493A)

(43)公開日 平成14年3月22日(2002.3.22)

| (51) Int.Cl. ⁷ | 識別記号 | F I | テマコード(参考) |
|--------------------------------------|-------|---------|-----------|
| H 0 4 N | 5/91 | H 0 4 N | 5/335 |
| | 5/335 | | 9/07 |
| | 7/30 | | |
| | 9/07 | | |
| | | | 5/91 |
| | | | 7/133 |
| 審査請求 未請求 請求項の数 4 O L (全 12 頁) 最終頁に続く | | | |

| | | | |
|----------|-----------------------------|---------|---|
| (21)出願番号 | 特願2000-272828(P2000-272828) | (71)出願人 | 000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地 |
| (22)出願日 | 平成12年9月8日(2000.9.8) | (72)発明者 | 猪熊 一行 大阪府門真市大字門真1006番地 松下電器 産業株式会社内 |
| | | (72)発明者 | 藤井 俊哉 大阪府門真市大字門真1006番地 松下電器 産業株式会社内 |
| | | (74)代理人 | 100097445 弁理士 岩橋 文雄 (外2名) |

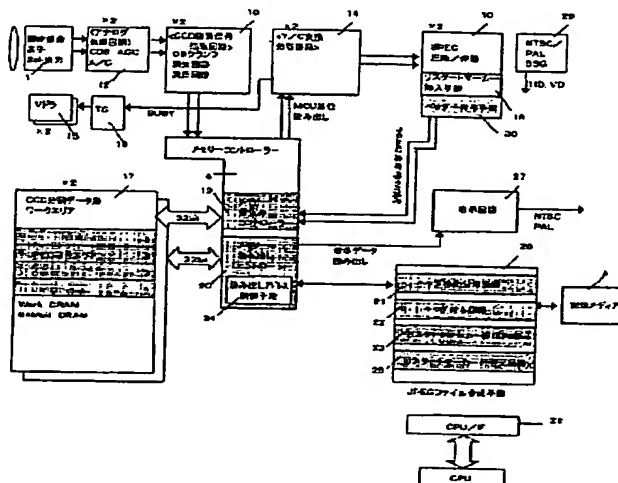
最終頁に続く

(54) 【発明の名称】 固体撮像装置および撮像方法

(57) 【要約】

【課題】 複数チャンネル出力を有する固体撮像素子において、J P E G処理を各出力チャンネル毎に並列処理し高速化を計り、かつ各チャンネル出力毎に生成されたJ P E Gファイルを記憶メディア上では1つのファイルとして生成する必要がある。

【解決手段】 J P E G圧縮時に複数チャンネル毎に画像イメージの右端にリスタートマーカを規則的に付与し各々メモリに展開し、ファイル書き込み時にメモリに展開された各 J P E Gファイルに挿入されたリスタートマーカに対して検出、リソートしながら読み出すメモリのアドレスを切り替えて1枚の J P E Gイメージとする。



【特許請求の範囲】

【請求項1】 水平に分割された複数のエリアの信号を同時に出力できる複数チャンネル出力系を有する固体撮像素子を用い、かつ固体撮像素子からの複数チャンネル出力データを並列にJPEG圧縮する圧縮手段を有する固体撮像装置において、前記複数チャンネル毎のJPEG圧縮時にリスタートマーカを挿入する挿入位置をJPEG処理単位の水平右端とするリスタートマーカ挿入手段と、各々のJPEGファイルにヘッダーを付加するヘッダー付加手段と、前記ヘッダーおよびリスタートマーカを有する各々のJPEGファイルを並列にメモリーに書き込むメモリー書き込み手段と、前記ヘッダーおよびリスタートマーカを有する各々のJPEGファイルを時系列的にメモリーから読み出すメモリー読み出し手段と、前記メモリー読み出し手段より読み出されたJPEGファイルのヘッダーを検出、分離するヘッダー検出分離機能と、前記メモリー読み出し手段より読み出されたJPEGファイルに挿入されたリスタートマーカを検出するリスタートマーカ検出機能と、前記複数チャンネル毎のJPEGファイルを合成し新たなJPEGファイルを生成するために、前記ヘッダー検出分離機能で検出したヘッダに基づいて新たなヘッダを生成し、それを新たなJPEGファイルに付与するヘッダ付与機能と、前記リスタートマーカ検出機能による検出結果により前記メモリー読み出し手段の読み出しアドレスを制御するメモリー読み出しアドレス制御機能と、前記並列処理された各JPEGファイルに挿入されたリスタートマーカをJPEGファイルの合成手順に基づきリスタートマーカの付替えを行う機能より成る前記複数のJPEGファイルを合成する合成手段を有することを特徴とする固体撮像装置。

【請求項2】 複数のチャンネル出力系を有する固体撮像素子を用い、複数チャンネルの出力を各々並列にA/D変換、Y/C分離、JPEG圧縮する撮像方法であって、各々のJPEGファイルにヘッダーを付与し、チャンネル毎に挿入するリスタートマーカの挿入をJPEG処理単位の水平右端の位置に挿入するステップと、複数のJPEGファイルを並列にメモリーに書き込むステップと、複数のファイルを合成するために、メモリーに書き込まれたJPEGファイルを時系列的に読み出し、JPEGファイルのヘッダを検出分離するステップと、検出されたヘッダに基づき新たに合成するJPEGファイルに付与するヘッダを生成し付与するステップと、前記読み出されたJPEGファイルに挿入されたリスタートマーカを検出し検出結果に基づきメモリー読み出しアドレスを制御し読み出しアドレスを生成するステップと、前記読み出されたJPEGファイルに挿入されたリスタートマーカをJPEGファイルの合成手順に基づきリスタートマーカの付替えを行うステップと、JPEGファイルのデータの読み出し終了までJPEGファイルの

読み出しを行うステップを繰返しJPEGファイルの合成を行うことを特徴とする撮像方法。

【請求項3】 固体撮像素子からの複数チャンネルの出力を各々並列にA/D変換した後、並列にメモリーに格納するステップと、JPEG処理単位のデータがメモリーに格納された後にメモリーから読み出し、Y/C分離およびJPEG処理を行うことを特徴とする請求項2記載の撮像方法。

【請求項4】 固体撮像素子からの複数チャンネルの出力を各々並列にA/D変換およびY/C分離した後、並列にメモリーに格納するステップと、JPEG処理単位のデータがメモリーに格納された後にメモリーから読み出し、JPEG処理を行うことを特徴とする請求項2記載の撮像方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は複数チャンネル出力を有する固体撮像素子の出力信号から、JPEG符号化信号を生成する為の処理に関する固体撮像装置とその撮像方法である。

【0002】

【従来の技術】図2に第1の従来例の構成図を示す。第1の従来例の固体撮像装置は、左右水平2チャンネル出力を有する固体撮像素子1と、前記固体撮像素子1からの左チャンネル出力信号をY/C変換する第1Y/C変換回路2と、前記固体撮像素子1からの右チャンネル出力信号をY/C変換する第2Y/C変換回路3と、データを制御するメモリーコントローラ6と、第1Y/C変換回路2、及び第2Y/C変換回路3で変換されたY/C出力を合成したデータを格納する為の第1記憶装置7と、第1記憶装置7からの出力信号をJPEG処理するJPEG回路10と、JPEG回路10でJPEG処理したJPEGファイルを格納する為の第2記憶装置11と、JPEGファイルを記録する為の記憶メディア8より構成されている。

【0003】以上のように構成された複数チャンネル出力固体撮像装置における撮像処理について、以下に動作を説明する。

【0004】左右水平2チャンネル出力を有する固体撮像素子1の左チャンネル出力からの出力データを第1Y/C変換回路2でY/C変換を行い、固体撮像素子1の右チャンネル出力からの出力データを第2Y/C変換回路3でY/C変換を行い、前記第1Y/C変換回路2で変換されたY/Cデータと、前記第2Y/C変換回路3で変換されたY/Cデータをメモリーコントローラ6で第1記憶装置7に書き込むアドレス先を調整して1つの画像データとしてY/Cデータを前記第1記憶装置7に格納する。前記第1記憶装置7に格納されたY/Cデータを時系列的にJPEG回路10でJPEG処理を行い、JPEGファイルにして第2記憶装置11に格納す

る。前記第2記憶装置11に格納されたJPEGファイルを記憶メディア8に記録する。

【0005】図3に第2の従来例の構成図を示す。第2の従来例の固体撮像装置は、左右水平2チャンネル出力を有する固体撮像素子1と、前記固体撮像素子1からの左チャンネル出力信号をY/C変換する第1Y/C変換回路2と、前記固体撮像素子1からの右チャンネル出力信号をY/C変換する第2Y/C変換回路3と、第1Y/C変換回路で生成されたY/CデータをJPEG処理する第1JPEG回路4と、第2Y/C変換回路で生成されたY/CデータをJPEG処理する第2JPEG回路5と、データを制御するメモリーコントローラー6と、第1JPEG回路4と第2JPEG回路5でJPEG処理した各JPEGファイルを格納する為の第1記憶装置7と、JPEGファイルを記録する為の記憶メディア8より構成されている。

【0006】以上のように構成された複数チャンネル出力固体撮像装置における撮像処理について、以下に動作を説明する。

【0007】左右水平2チャンネル出力を有する固体撮像素子1の左チャンネル出力からの出力データを第1Y/C変換回路2でY/C変換を行い、固体撮像素子1の右チャンネル出力からの出力データを第2Y/C変換回路3でY/C変換を行い、前記第1Y/C変換回路2で変換されたY/Cデータを第1JPEG回路4でJPEG処理を行い、前記第2Y/C変換回路3で変換されたY/Cデータを第2JPEG回路5でJPEG処理を行う。前記第1JPEG回路4で処理されたJPEGファイル(JPEG0と呼ぶ)と前記第2JPEG回路5で処理されたJPEGファイル(JPEG1と呼ぶ)とをメモリーコントローラー6で第1記憶装置7に書き込む。前記第1記憶装置7に格納されたJPEGファイルを記憶メディア8に記録する。また、JPEG0から復号される画像とJPEG1から復号される画像を合成して元の画像を生成するために使用する管理ファイルも記録される。

【0008】

【発明が解決しようとする課題】第1の従来例では、左右水平2チャンネル出力を有する固体撮像素子1からの左右出力信号を、各々第1Y/C変換回路2、第2Y/C変換回路3でY/C変換したY/Cデータをメモリーコントローラー6で第1記憶装置7に書き込み先アドレスを制御して1画面データとなるようにし、前記第1記憶装置7に格納されたY/Cデータを時系列的にJPEG回路10でJPEG処理をするため、JPEG処理時間が長くなるという欠点があった。つまり上記構成においては固体撮像素子の出力チャンネル数に比例してJPEG処理時間が長くなる。

【0009】第2の従来例では、左右水平2チャンネルから出力された信号に対して並列にJPEG処理するた

め高速にJPEG変換ができるが、画面が分割された2つのJPEGファイルが生成されるため、再生時はJPEG復号後に2つの画像を合成して元の画像を復元するという作業が必要となり、使い勝手が悪いという欠点があった。

【0010】

【課題を解決するための手段】本発明は 水平に分割された複数のエリアの信号を同時に出力できる複数チャンネル出力系を有する固体撮像素子を用い、かつ固体撮像素子からの複数チャンネル出力データを並列にJPEG圧縮する圧縮手段を有する固体撮像装置において、前記複数チャンネル毎のJPEG圧縮時にJPEG規格で規定されているリスタートマーカー(離散コサイン変換の係数の符号化において、DC成分は1つ前のブロックの差分値を符号化するがリスタートマーカーがあると、そのブロックはDC成分を符号化する)を挿入するが、その挿入位置をJPEG処理単位の水平右端とするリスタートマーカー挿入手段と、各々のJPEGファイルにヘッダーを付加するヘッダー付加手段と、前記ヘッダーおよびリスタートマーカーを有する各々のJPEGファイルを並列にメモリーに書き込むメモリー書き込み手段と、前記ヘッダーおよびリスタートマーカーを有する各々のJPEGファイルを時系列的にメモリーから読み出すメモリー読み出し手段と、前記メモリー読み出し手段より読み出されたJPEGファイルのヘッダーを検出、分離するヘッダー検出分離機能と、前記メモリー読み出し手段より読み出されたJPEGファイルに挿入されたリスタートマーカーを検出するリスタートマーカー検出機能と、前記複数チャンネル毎のJPEGファイルを合成し新たなJPEGファイルを生成するために、前記ヘッダー検出分離機能で検出したヘッダに基づいて新たなヘッダを生成し、それを新たなJPEGファイルに付与するヘッダ付与機能と、前記リスタートマーカー検出機能による検出結果により前記メモリー読み出し手段の読み出しアドレスを制御するメモリー読み出しアドレス制御機能と、前記並列処理された各JPEGファイルに挿入されたリスタートマーカーをJPEGファイルの合成手順に基づきリスタートマーカーの付替えを行う機能より成る前記複数のJPEGファイルを合成する合成手段、およびJPEGファイルを記憶するための記憶メディアで構成することにより、固体撮像素子からの複数チャンネル出力データを並列にJPEG圧縮することができ、かつ、リスタートマーカーの付替え機能により複数のJPEGファイルを記憶メディア上では1つのファイルとして生成することができる。

【0011】本発明の撮像方法は、複数のチャンネル出力系を有する固体撮像素子を用い、複数チャンネルの出力を各々並列にJPEG圧縮する撮像方法であって、各々のJPEGファイルにヘッダーを付与し、チャンネル毎に挿入するリスタートマーカーの挿入をJPEG処理

単位の水平右端の位置に挿入するステップと、複数の J P E G ファイルを並列にメモリに書き込むステップと、複数のファイルを合成するために、メモリに書き込まれた J P E G ファイルを時系列的に読み出し、J P E G ファイルのヘッダを検出分離するステップと、検出されたヘッダに基づき新たに合成する J P E G ファイルに付与するヘッダを生成し付与するステップと、前記読み出された J P E G ファイルに挿入されたリスタートマーカー検出し検出結果に基づきメモリ読み出しアドレスを制御し読み出しアドレスを生成するステップと、前記読み出された J P E G ファイルに挿入されたリスタートマーカーを J P E G ファイルの合成手順に基づきリスタートマーカーの付替えを行うステップと、J P E G ファイルのデータの読み出し終了まで J P E G ファイルの読み出しを行うステップを繰返し J P E G ファイルの合成を行うことを特徴とする撮像方法である。

【0012】また、固体撮像素子の画素データを一旦メモリに展開し、画素データから Y/C 変換する際に J P E G 処理単位でメモリから読み出し、J P E G 処理単位で Y/C 変換したデータに対して J P E G 処理を行なう前記撮像方法および、固体撮像素子の画素データから Y/C データに変換する際はライン単位で処理し、Y/C 変換したデータをメモリに展開する。メモリに展開されたデータに対して J P E G 処理単位でメモリから読み出し J P E G 処理を行う前記撮像方法である。

【0013】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照しながら説明する。

【0014】図 1 に本発明の実施形態の J P E G 処理の構成図を示す。

【0015】実施形態の固体撮像装置は、左右水平 2 チャンネル出力を有する固体撮像素子 1 と、固体撮像素子からの 2 チャンネルの出力信号の相関 2 重サンプリング (CDS)、ゲインコントロール (AGC)、及び A/D 変換を 2 チャンネル並列に行うアナログ処理回路 12 と、前記アナログ回路で A/D 変換された信号を O B クランプ、及び測光と測距のためのデータ生成を 2 チャンネル並列に行う CCD 画素信号処理回路 13 と、データフローを制御するメモリーコントローラー 6 と、メモリー 17 と、前記 CCD 画素信号処理回路からの CCD 画素信号を 2 チャンネル並列に Y/C 変換する Y/C 変換処理回路 14 と、前記メモリーに対しての書き込みを制御するメモリー書き込みコントローラー 19 と、前記メモリーに対しての読み出しを制御するメモリー読み出しコントローラー 20 と、前記 Y/C 変換処理回路で生成された Y/C データを 2 チャンネル並列に J P E G 処理する J P E G 回路 10 と、前記 J P E G 回路において 2 チャンネル毎に J P E G 圧縮時にリスタートマーカーを挿入するリスタートマーカー挿入手段 18 と、J P E G ファイルにヘッダーを付与するヘッダー付与手段 30 と、

J P E G ファイルを記録する記憶メディア 8 と、タイミングジェネレータ (TG) からの CCD 駆動用パルスを電圧変換及び合成する CCD 垂直転送パルス生成用 V ドライバ 15 と、CCD 駆動用タイミングジェネレーター 16 と、前記メモリー読み出しコントローラーより読み出された各 J P E G ファイルのヘッダを検出し分離するヘッダ検出分離回路 21 と、前記ヘッダ検出回路で検出されたヘッダに基づき新たなヘッダを生成し、後述のリスタートマーカーの付替え回路が出力した J P E G ファイルにそのヘッダを付与するヘッダ付与回路 22 と、前記各 J P E G ファイルに挿入されたリスタートマーカーを検出するリスタートマーカー検出回路 23 と、前記リスタートマーカー検出回路による検出結果によりメモリー読み出しアドレスを制御するメモリー読み出しアドレス制御手段 24 と、前記各 J P E G ファイルに挿入されたリスタートマーカーを J P E G ファイル合成手順に基づきリスタートマーカーの付替え回路 25 と、前記ヘッダ検出分離回路、ヘッダ付与回路、リスタートマーカー検出回路、リスタートマーカーの付替え回路を含み、2 つの J P E G ファイルを一つの J P E G ファイルに合成する J P E G ファイル合成手段 26 と、前記メモリー上に展開された Y/C データを、LCD パネルやビデオ OUT に表示する為の表示回路 27 と、CPU 及び CPU / I F 28 と、NTSC / PAL の S S G 29 より構成されている。

【0016】図 1 のように構成された左右 2 チャンネル出力固体撮像装置および撮像方法について撮影時の動作について説明する。

【0017】左右水平 2 チャンネル出力を有する固体撮像素子 1 からの 2 チャンネルの出力信号をアナログ処理回路 12 において各々相関 2 重サンプリング回路でリセットノイズを除去し、AGC 回路でゲインを調整し、A/D 変換回路で量子化された画素データに変換して出力する。次に量子化された画素信号を CCD 画素信号処理回路 13 で O B クランプ等の処理を行う。前記信号処理回路 13 で処理した CCD 画素データをメモリーコントローラー 6 内のメモリー書き込みコントローラーを介してメモリー 17 の CCD 分割データ用ワークエリアに 2 チャンネル並列に書き込む。その動作を図 4 に示す。

【0018】図 4 のように CCD 画素データの 1 から n ラインまでを CCD の画素配列にしたがってワークメモリに書かれる。これは 2 チャンネル共に同様である。

【0019】次に図 5 のようにメモリー 17 の最初の読み出しブロック最小行領域 (J P E G 処理単位のブロックで、ここでは K ラインまでとしている) がメモリー書き込み処理により埋まると、CCD 画素データをメモリーコントローラー 6 内のメモリー読み出しコントローラー 20 により 2 チャンネル並列に J P E G 処理単位で読み出す。

【0020】次に Y/C 変換処理回路 14 で J P E G 処

理単位の CCD 画素データを 2 チャンネル並列に Y、C、r、Cb データに変換する。次に前記 Y、C、r、Cb データを J P E G 回路 10 に入力し、2 チャンネル並列に Y、C、r、Cb データに対して J P E G 圧縮を行い、回路内のリスタートマーカー挿入手段 18 を用いて、リスタートマーカーを挿入し、各 J P E G ファイル毎にヘッダーを付与手段 30 によりヘッダーを付与する。

【0021】リスタートマーカーの挿入の仕方を図 6 に示す。

【0022】CCD の左チャンネル出力の J P E G データ 50 は、CCD の画素データの配列 (J P E G 処理単位でブロック化されている) と同じ順序で配置されている。右チャンネル出力の J P E G データ 51 は、左チャンネルと同様に配置されている。図 6 のように左右チャンネルの画像に対応する J P E G データの右端にそれぞれ 1 から 8 の番号で示すリスタートマーカーを規則的に挿入する。

【0023】続いて前記 J P E G 回路 10 で作成された J P E G 符号データをメモリーコントローラー 6 内のメモリー書き込みコントローラー 19 で各出力チャンネル毎に各々メモリー上の J P E G 符号エリアに書込む。

【0024】次にメモリー 17 に書込まれた各 J P E G 符号データをメモリーコントローラー 6 内のメモリー読み出しコントローラー 20 を介して時系列的に J P E G ファイル合成手段 26 に読み出し、左右の 2 つの J P E G ファイルを 1 つのファイルに合成する。ここで、まずヘッダ検出分離回路により各 J P E G ファイルのヘッダが分離される。続いてヘッダ付与回路により 2 つの J P E G ファイルのヘッダを 1 つにまとめ、後述の J P E G ファイル生成方法でつくられる J P E G ファイルのヘッダとして付与する。次にリスタートマーカー検出回路 21 でリスタートマーカーを検出すると、メモリー読み出しコントローラー 20 により左右の J P E G ファイルの読み出しを切換え、リスタートマーカーの付替え回路によりリスタートマーカーを付替える。

【0025】その動作を図 7 に示す。例えば、J P E G 0 のファイルを読んでいる時にリスタートマーカー 1 を検出すると、ファイルの読み出しを切換え J P E G 1 を読みに行き、そこで再びリスタートマーカー 1 を検出するとリスタートマーカーを 2 に変え、次に J P E G ファイル 0 を読みに行く。これを繰り返すことにより、2 つの J P E G ファイルに分かれた左右の画像データが合成される。

【0026】このリスタートマーカー付替え処理のフローチャートを図 8 に示す。固体撮像素子から左右 2 チャンネルの出力を並列に A/D 変換、Y/C 分離、J P E G 圧縮の処理を行い左右の J P E G ファイル J P E G 0 と J P E G 1 はそれぞれメモリーに書き込まれる。2 つのファイルを合成するために時系列的にメモリーから読み出す。まず、ヘッダの付きのデータである場合は、ヘッダ

を分離し、合成後のファイルに対応するヘッダを付与する。ヘッダの付与後は、J P E G データの読み出しが終了しているかどうか判断し、終了していなければ左の画像の J P E G データ (J P E G 0) から読み出しを行う、そしてリスタートマーカーが検出されないうちは読み出されたデータを記憶メディア 8 に書きこみを行う。リスタートマーカーが検出されると、リスタートマーカーの付替えを行い (ただし、最初のマーカーは 1 のまま)、読み出しアドレスを変更して今度は右の画像の J P E G データ (J P E G 1) を読み出し、記憶メディア 8 に書きこみを行う。これを最後のデータまで繰り返す。これにより記憶メディア 8 に合成された J P E G ファイルが記録される。

【0027】前記説明した例は左右 2 チャンネルの固体撮像素子を有する固体撮像素子を挙げたがこれは 2 以上の複数チャンネルの固体撮像素子を有する固体撮像素子であっても構わない。

【0028】前記説明した例では固体撮像素子に CCD を例に挙げたがこれは CCD 以外のイメージセンサーであっても構わない。

【0029】前記説明した例ではリスタートマーカーの検出及び付替えを行いながらリスタートマーカーを検出しリスタートマーカーの付替えを行う毎にファイルに J P E G データ書き込んでいたが、これはメモリー上ですべてのリスタートマーカーに対して検出及び付替えを行ってから J P E G データを一括で記憶メディアに書込んでもよい。

【0030】前記説明した例では、CCD 画素データを一旦メモリーに展開し、CCD 画素データから Y/C 変換する際に J P E G 処理単位で行い、J P E G 処理単位で Y/C 変換したデータに対して J P E G 処理を行ったがこれは CCD 画素データから Y/C データに変換する際はライン単位で処理してメモリーに展開せず、Y/C 変換したデータをメモリーに展開し、展開されたデータに対して J P E G 処理単位で J P E G 処理を行っても構わない。

【0031】前記説明で記述した回路はソフトウェア処理で行っても構わない。

【0032】

【発明の効果】以上のように本発明は左右水平 2 チャンネル出力を有する固体撮像素子と、前記固体撮像素子からの左チャンネル出力信号を Y/C 変換する第 1 Y/C 変換回路と、前記固体撮像素子からの右チャンネル出力信号を Y/C 変換する第 2 Y/C 変換回路と、前記第 1 Y/C 変換回路で生成された Y/C データを J P E G 処理する第 1 J P E G 回路と、前記第 2 Y/C 変換回路で生成された Y/C データを J P E G 処理する第 2 J P E G 回路と、前記第 1 J P E G 回路、第 2 J P E G 回路の前記複数チャンネル毎に J P E G 圧縮時にリスタートマーカーを挿入するリスタートマーカー挿入手段と、前記

リスタートマーカを挿入した各々の J P E G ファイルを並列にメモリーに書き込むメモリ書き込み手段と、前記メモリ書き込み手段によって書き込むメモリーと、前記メモリーに格納されたリスタートマーカを挿入された各々の J P E G ファイルを時系列的にメモリーから読み出すメモリ読み出し手段と、前記メモリ読み出し手段より読み出された J P E G ファイルに挿入されたリスタートマーカを検出するリスタートマーカ検出回路と、前記リスタートマーカ検出回路による検出結果により前記メモリ読み出しアドレスを制御するメモリー読み出しアドレス制御回路と、前記並列処理された各 J P E G ファイルに挿入したリスタートマーカの付替えを行うリスタートマーカ付替え回路と、J P E G ファイルを記録する為の記憶メディアを構成することにより、J P E G 処理時にリスタートマーカを付与しファイル生成時に挿入したリスタートマーカの付替えを行うことによって複数チャンネル出力の固体撮像素子に対して J P E G 処理を並列に行い高速化をはかることができ、さらに作成した J P E G ファイルイメージが 1 つの画像ファイルに合成することができる。

【図面の簡単な説明】

【図 1】本発明の実施形態の J P E G 処理の構成図

【図 2】従来の形態の J P E G 時系列処理の構成図

【図 3】従来の形態の J P E G 並列処理の構成図

【図 4】C C D データ書き込み時のメモリーイメージ図

【図 5】C C D データ読み出し時のメモリーイメージ図

【図 6】リスタートマーカの挿入時のメモリーイメージ図

【図 7】リスタートマーカの付替え時のメモリーイメージ図

【図 8】リスタートマーカの付替え時のフローチャート

【符号の説明】

- 1 左右水平 2 チャンネル出力を有する固体撮像素子
- 2 左チャンネル出力信号を Y / C 変換する第 1 Y / C 変換回路
- 3 右チャンネル出力信号を Y / C 変換する第 2 Y / C

変換回路

4 左チャンネル出力を J P E G 処理する第 1 J P E G 回路路

5 右チャンネル出力を J P E G 処理する第 2 J P E G 回路路

6 メモリーコントローラー

7 第 1 記憶装置

8 記憶メディア

10 J P E G 回路

11 第 2 記憶装置

12 アナログ処理回路

13 C C D 画素信号処理回路

14 Y / C 変換処理回路

15 V ドライバ

16 C C D 駆動用タイミングジェネレーター

17 メモリー

18 リスタートマーカ挿入手段、

19 メモリー書き込みコントローラー、

20 メモリー読み出しコントローラー

20 21 ヘッダ検出分離回路

22 ヘッダ付与回路

23 リスタートマーカ検出回路

24 読み出しアドレス制御回路

25 リスタートマーカ付替え回路

26 J P E G ファイル合成手段

27 表示回路

28 C P U 及び C P U / I F

29 N T S C / P A L の S S G

30 ヘッダー付与手段

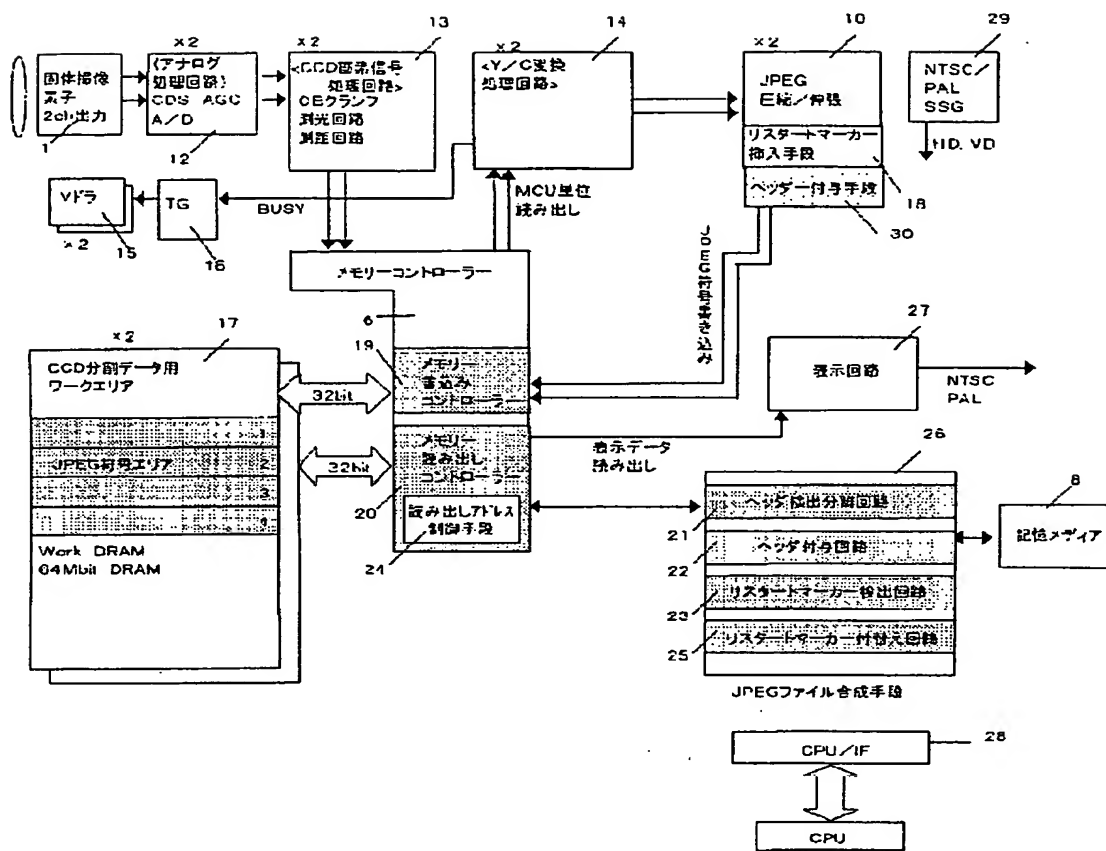
30 50 左チャンネル出力の画像に対するリスタートマーカの挿入イメージ

51 右チャンネル出力の画像に対するリスタートマーカの挿入イメージ

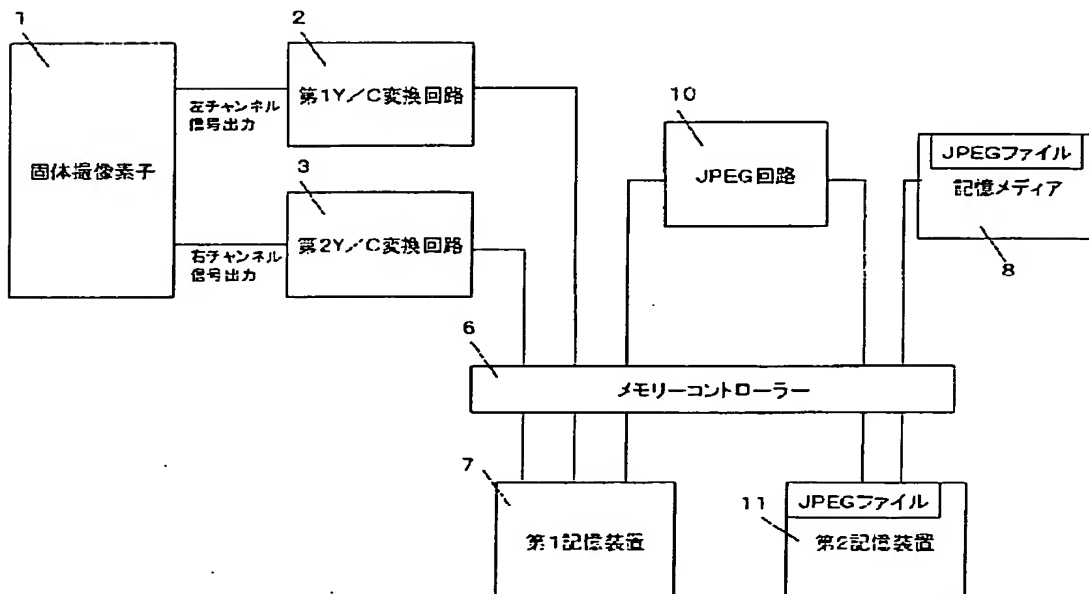
52 左チャンネル出力の画像に対するリスタートマーカの付替えイメージ

53 右チャンネル出力の画像に対するリスタートマーカの付替えイメージ

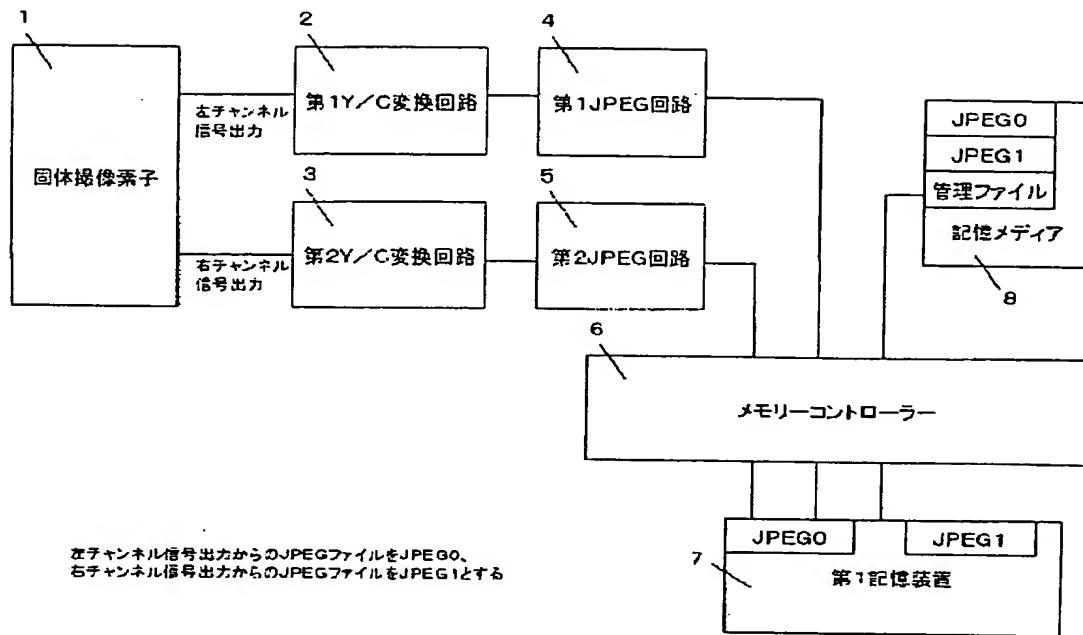
【図1】



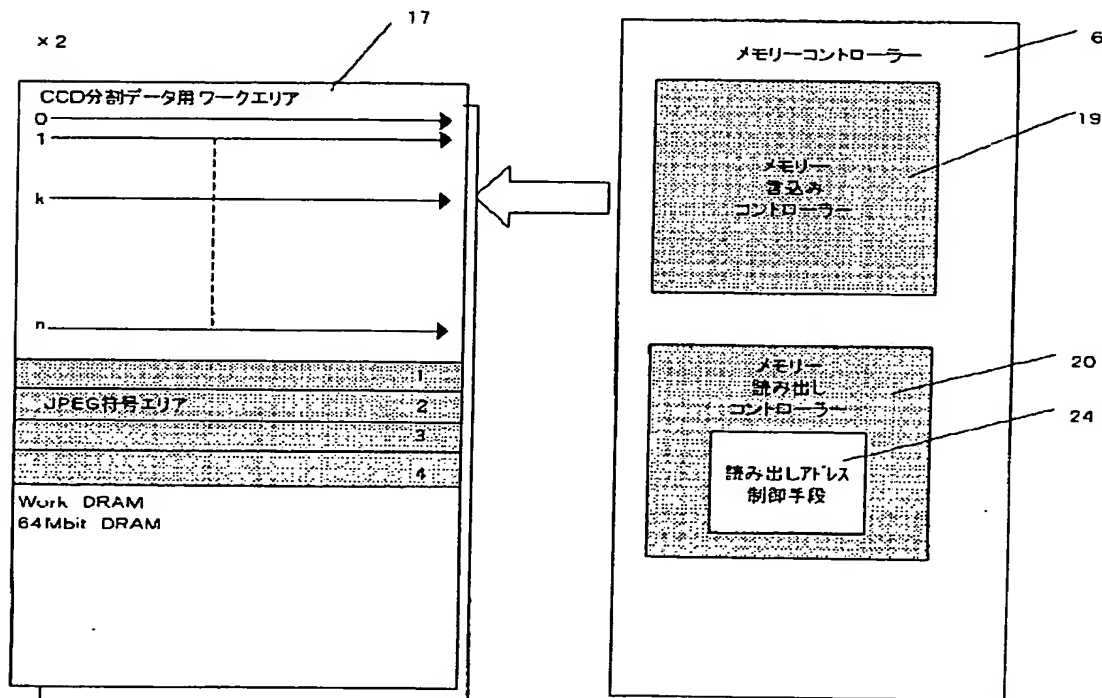
【図2】



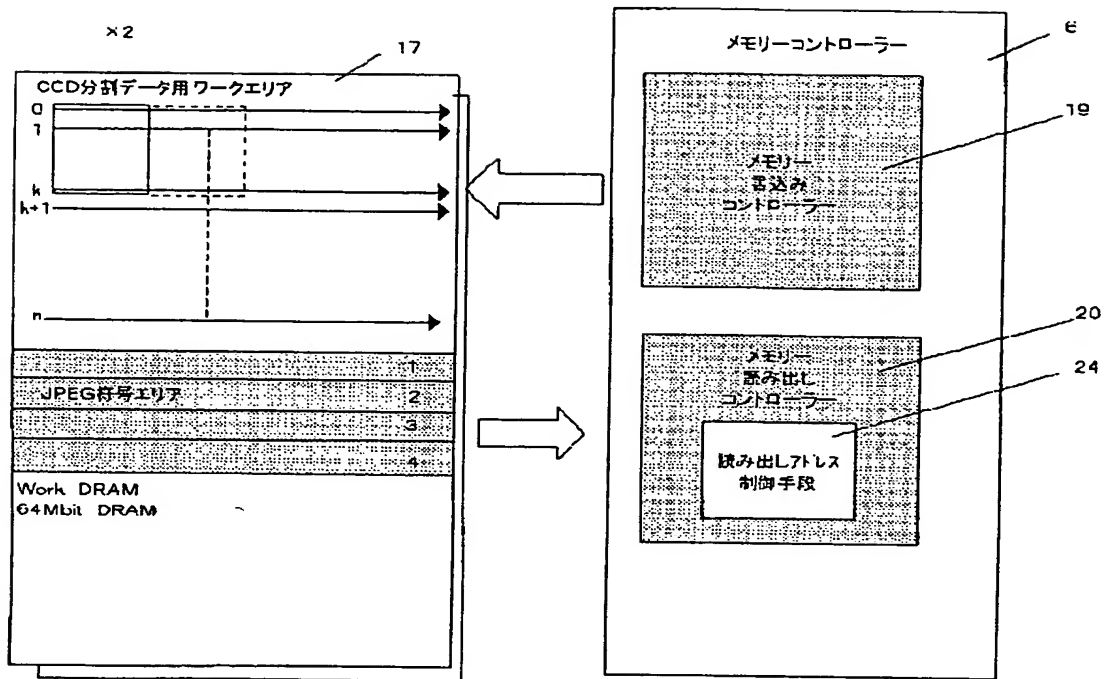
【図 3】



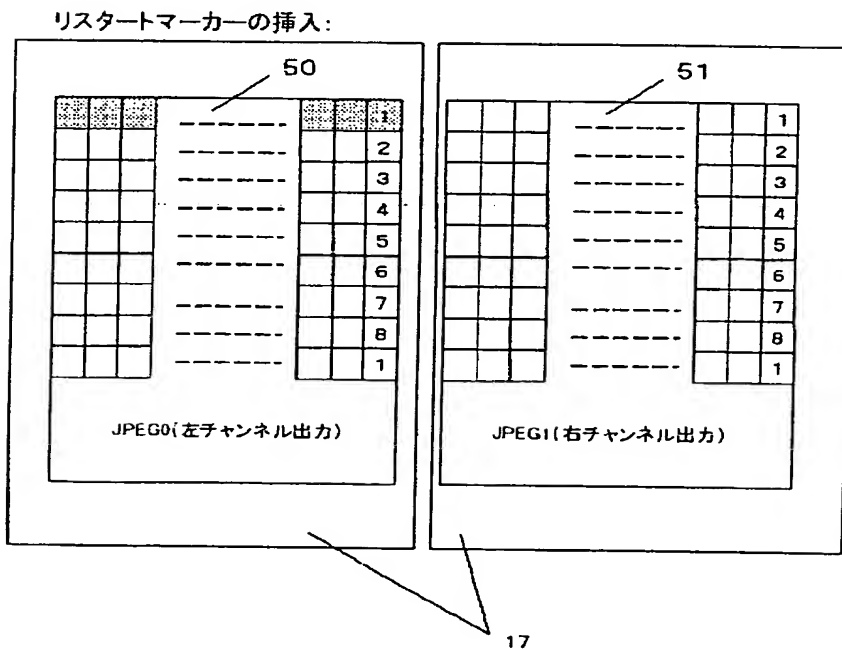
【図 4】



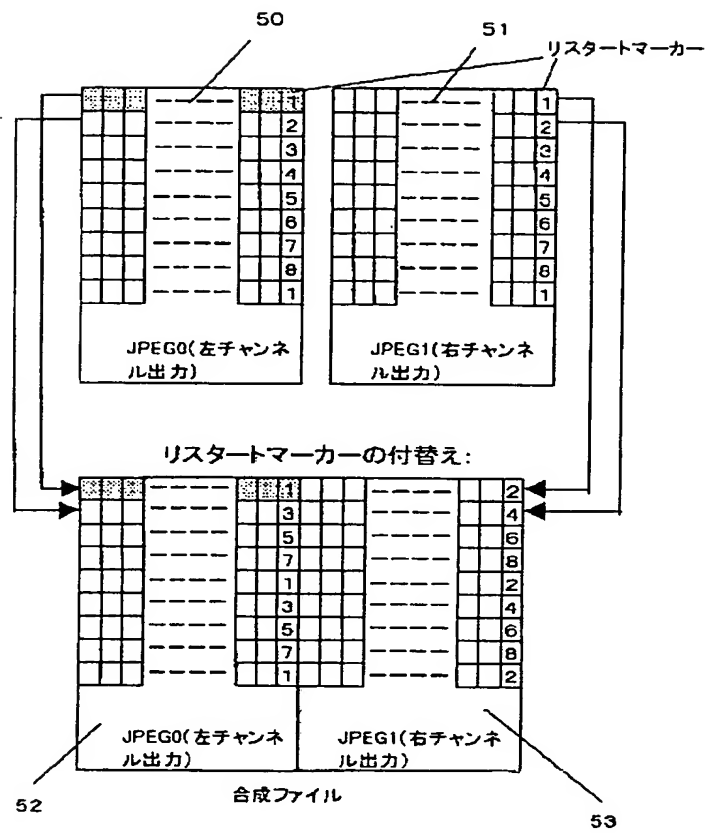
【図 5】



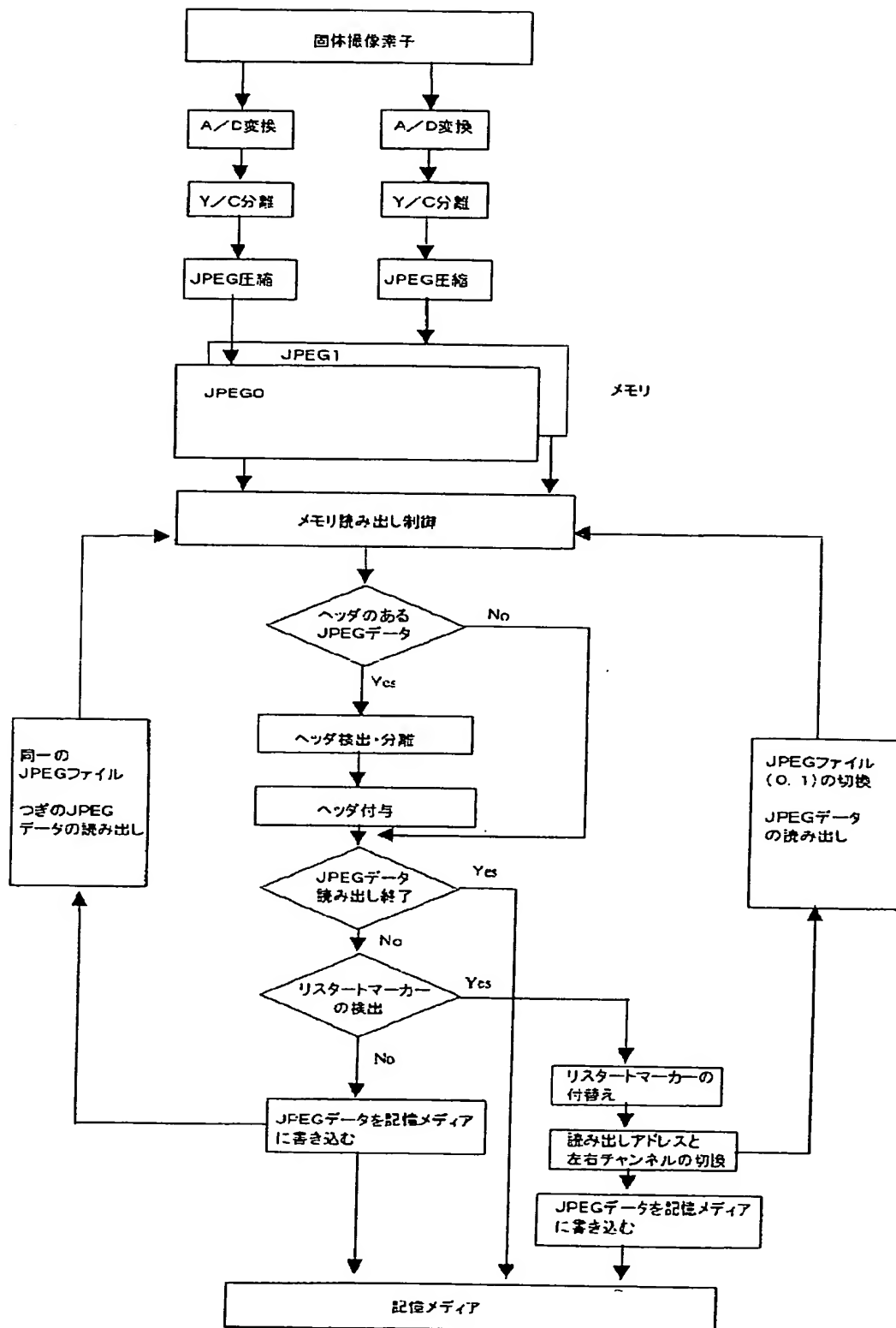
【図 6】



【図7】



【図8】



フロントページの続き

| (51) Int. Cl. 7 | 識別記号 | F I | テーマコード (参考) |
|-----------------|------|--------------|-------------|
| H 0 4 N | 9/79 | H 0 4 N 9/79 | G |

(72) 発明者 菰淵 寛仁
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 小川 雅裕
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

F ターム (参考) 5C024 AX01 BX01 CX39 CY45 DX04
GY01 GZ42
5C053 FA14 FA27 GB05 GB06 GB36
HA33 KA04 KA24 LA01
5C055 AA06 EA02 EA03 HA31
5C059 KK13 KK37 MA00 MA23 RC12
RC24 SS11 TA57 TB04 TC00
TC31 UA02 UA36
5C065 AA03 BB48 CC01 DD01 HH04